

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-270397

(43)Date of publication of application : 14.10.1997

(51)Int.Cl.

H01L 21/304

H01L 21/304

H01L 21/306

(21)Application number : 08-112915

(71)Applicant : KOMATSU ELECTRON METALS CO LTD

(22)Date of filing : 29.03.1996

(72)Inventor : HAJIME TAKAFUMI
SASHIYA TOSHIJI

(54) MANUFACTURE OF SEMICONDUCTOR WAFER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method of manufacturing a semiconductor wafer which can reduce the polishing time of a surface-ground wafer and efficiently manufacture a semiconductor wafer.

SOLUTION: By slicing an ingot, a wafer is obtained.

Both cut surfaces of the sliced wafer is subjected to surface grinding. The surface-ground wafer is etched by using alkaline solution. The periperal part of the etched wafer is beveled. Both surfaces of the beveled wafer are polished and mirror-finished. The wafer both surfaces of which are polished is cleaned, and particles or the like stuck on the surfaces are eliminated. The cleaned wafer is dried, and a semiconductor wafer is obtained.



*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A manufacturing method of a semiconductor wafer consisting of the following process.

- (1) An ingot cutting process which slices an ingot and obtains a wafer.
- (2) A surface grinding process of carrying out surface grinding of the surface (right face) or rear surface both sides of a wafer which were sliced.
- (3) An alkali etching process of etching a wafer by which surface grinding was carried out with an alkali solution.
- (4) A camfering process of cutting off the corners an edge part of a wafer by which alkali etching was carried out.
- (5) A polishing process which grinds the surface (right face) or rear surface both sides of a wafer which were cut off the corners.

[Claim 2] A manufacturing method of a semiconductor wafer consisting of the following process.

- (1) An ingot cutting process which slices an ingot and obtains a wafer.
- (2) A split-face picking process of picking a split face in an edge part of a sliced wafer.
- (3) A surface grinding process of carrying out surface grinding of the surface (right face) or rear surface both sides of a wafer which picked a split face.
- (4) An alkali etching process of etching a wafer by which surface grinding was carried out with an alkali solution.
- (5) A machined surface picking process of finishing and cutting off the corners an edge part of a wafer by which alkali etching was carried out.
- (6) A polishing process which grinds the surface (right face) or rear surface both sides of a wafer which picked a machined surface.

[Claim 3] A manufacturing method of a semiconductor wafer consisting of the following process.

- (1) An ingot cutting process which slices an ingot and obtains a wafer.
- (2) A surface grinding process of carrying out surface grinding of rear surface both sides of a sliced wafer.
- (3) An alkali etching process of etching a wafer by which surface grinding was carried out with an alkali solution.
- (4) A camfering process of cutting off the corners an edge part of a wafer by which alkali etching was carried out.
- (5) A double-sided polishing process which grinds rear surface both sides of a wafer cut off the corners simultaneously.

[Translation done.]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the manufacturing method of the semiconductor wafer produced by grinding after carrying out surface grinding of the surface (right face) or rear surface both sides.

[0002]

[Description of the Prior Art] The semiconductor wafer manufactured by carrying out mirror polishing after carrying out surface grinding of the surface conventionally is obtained at the following processes, as shown in drawing 4.

(1) Slice the ingot of a silicon single crystal with an inner periphery edge, and obtain the wafer 5. [Refer to drawing 5 (a).]

(2) In order to prevent crack KAKE of the edge part 51 of the sliced wafer 5, cut off this edge part 51 the corners. [Refer to drawing 5 (b).]

(3) Carry out surface grinding of the surface (right face) 52 and the rear face 53 of a wafer which were cut off the corners, and arrange thickness. [Refer to drawing 5 (c).]

(4) Grind and carry out mirror surface finish of the surface (right face) 52 or rear surface both sides 52 and 53 of the wafer 5 by which surface grinding was carried out. [Refer to drawing 5 (d).] Under the present circumstances, the processing distortion 54 generated with surface grinding is removed. [Refer to drawing 5 (c).]

(5) After carrying out mirror surface finish, a drug solution washes, and remove a heavy metal, an impurity called particle, etc.

[0003]

[Problem(s) to be Solved by the Invention] However, in the above-mentioned conventional manufacturing method, since the depth of processing distortion generated with surface grinding is about 2-10 micrometers, it is necessary to grind not less than 10 micrometers of wafers by which surface grinding was carried out, and there is a problem that a polishing process takes time too much. This invention was made in view of the above-mentioned problem, shortens polishing time of the wafer by which surface grinding was carried out, and an object of this invention is to provide the manufacturing method of the semiconductor wafer which can manufacture a semiconductor wafer efficiently.

[0004]

[Means for Solving the Problem] For this reason, in this invention, slice an ingot for a manufacturing method of a semiconductor wafer, and a wafer is obtained, Surface grinding of the surface (right face) or rear surface both sides of a wafer which were sliced is carried out, A wafer by which surface grinding was carried out is etched with an alkali solution, an edge part of a wafer by which alkali etching was carried out is cut off the corners, and the surface (right face) or rear surface both sides of a wafer which were cut off the corners are ground.

[0005] Slice an ingot for a manufacturing method of a semiconductor wafer, and a wafer is obtained, Surface grinding of the surface (right face) or rear surface both sides of a wafer which picked a split face in an edge part of a sliced wafer, and picked a split face is carried out, A wafer by which surface grinding was carried out is etched with an alkali solution, an edge part of a wafer by which alkali etching was carried out is finished and cut off the corners, and the

surface (right face) or rear surface both sides of a wafer which picked a machined surface are ground.

[0006] Slice an ingot for a manufacturing method of a semiconductor wafer, and a wafer is obtained, Surface grinding of rear surface both sides of a sliced wafer is carried out, a wafer by which surface grinding was carried out is etched with an alkali solution, an edge part of a wafer by which alkali etching was carried out is cut off the corners, and rear surface both sides of a wafer cut off the corners are ground simultaneously.

[0007]

[Embodiment of the Invention] The manufacturing method of the semiconductor wafer of this invention by grinding conventionally the wafer by which surface grinding was carried out, Before carrying out mirror surface finish and grinding the wafer by which surface grinding was carried out in what was removing the working distortion produced with surface grinding, alkali etching removes working distortion, the edge part of the wafer by which alkali etching was carried out is cut off the corners, and it grinds after that. Therefore, according to the manufacturing method of the semiconductor wafer of this invention, since a lot of wafers can be processed at once in alkali etching and also the floor to floor time in a polishing process can be shortened, the manufacturing process of a semiconductor wafer is shortened substantially.

[0008] As a reason for using an alkali solution in the above-mentioned etching, Comparing with alkali etching and breaking down display flatness is known, and alkali etching of the acid etching which uses mixed acid etc. is carried out for the purpose of grinding, after maintaining and etching the display flatness obtained with surface grinding.

[0009] Although the alkali solution currently used for etching of a semiconductor wafer from the former is generally applicable as an etching reagent used for alkali etching in the manufacturing method of this invention, A potassium hydrate, sodium hydroxide, ammonia, amine, etc. are preferred from the standpoint which maintains especially display flatness.

[0010] In alkali etching, although display flatness does not collapse easily, an etch pit produces on the etching surface by the selective etching of a crystal orientation. Although the dirty bit of the surface (right face) of a wafer or rear surface both sides is removed by grinding, the etch pit of an edge part is not removed by polish. For this reason, before grinding, it is necessary to cut off the corners, and it is necessary to remove the etch pit of a wafer edge part.

[0011]

[Example] Hereafter, each example of this invention is described based on a drawing.

Process drawing in which example 1 drawing 1 shows the manufacturing method of the semiconductor wafer of Example 1, and drawing 2 are the sectional side elevations of the semiconductor wafer manufactured by the manufacturing method of Example 1.

[0012] The manufacturing method of the semiconductor wafer of Example 1 consists of each of following processes, as shown in drawing 1.

(1) Slice an ingot and obtain the wafer 1. [Refer to drawing 2 (a).].

(2) Hold the sliced wafer 1 by the zipper for grinding (not shown), carry out surface grinding of both the cutting planes, and arrange thickness. The working distortion 2 arises in this surface (right face) 1a and rear face 1b of the wafer 1 by which surface grinding was carried out. [Refer to drawing 2 (b).].

(3) Etch the wafer 1 by which surface grinding was carried out with an alkali solution. Although the working distortion 2 produced with surface grinding is removed by this, the etch pit 3 by alkali etching produces on the whole surface (hail side) of the wafer 1. [Refer to drawing 2 (c).].

(4) Remove the etch pit 3 of the edge part 1c by cutting off the corners the edge part 1c of the wafer 1 by which alkali etching was carried out. [Refer to drawing 2 (d).].

(5) Carry out double-sided polish, and carry out mirror surface finish of the wafer 1 cut off the corners, and remove the etch pit 3 of the surface (right face) 1a of the wafer 1, and the rear face 1b. [Refer to drawing 2 (e).].

(6) Wash the wafer 1 by which double-sided polish was carried out, and remove the particle adhering to the surface (hail side), etc.

(7) Dry the washed wafer 1 and obtain a semiconductor wafer.

[0013]In the manufacturing method of conventional technology, the machining allowance of one side in the polish may be not less than 10 micrometers, and about 5 micrometers may be sufficient as the machining allowance of one side in the manufacturing method of this example 1. Therefore, since the time which the polishing process takes is processed per tens of sheets in etching in addition to being about [conventional] 1/2, a large efficiency increase can be calculated compared with the manufacturing method of conventional technology.

[0014]It is arbitrary by the method of grinding one side every and grinding rear surface both sides as the method of double-sided polish of this example 1, or the method of grinding rear surface both sides simultaneously with a double-sided grinder, and both of the methods.

[0015]Polish of only surface (right face) one side may be sufficient by not the thing restricted to polish of rear surface both sides but the request degree of a product.

[0016]Example 2 drawing 3 is process drawing showing the manufacturing method of the semiconductor wafer of Example 2. Although surface grinding of the wafer produced by slicing an ingot was directly carried out in the above-mentioned Example 1, chipping, KAKE, etc. of a wafer slight to an edge part may arise with surface grinding in this case. Since these chipping and KAKE can remove the most with camfering after etching, there is no big problem as a product.

[0017]However, by the demand from a device process, etc., in order to manufacture a still more nearly quality semiconductor wafer. As shown in drawing 3, before carrying out surface grinding, a split face is picked in the edge part of a wafer, alkali etching is performed like the above-mentioned example after that, and the machined surface for removing the etch pit produced by etching is picked.

[0018]

[Effect of the Invention]Since it constituted from this invention as mentioned above, the floor to floor time in a polishing process is shortened, and there is an outstanding effect that a semiconductor can be manufactured efficiently.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-270397

(43) 公開日 平成9年(1997)10月14日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/304	3 2 1		H 0 1 L 21/304	3 2 1 B
				3 2 1 A
	3 0 1			3 0 1 B
21/306			21/306	M

審査請求 未請求 請求項の数 3 書面 (全 5 頁)

(21) 出願番号 特願平8-112915

(22) 出願日 平成8年(1996)3月29日

(71) 出願人 000184713

コマツ電子金属株式会社

神奈川県平塚市四之宮2612番地

(72) 発明者 一 啓文

宮崎県宮崎郡清武町大字木原1112番地 コ

マツ電子金属株式会社宮崎工場内

(72) 発明者 指谷 利治

宮崎県宮崎郡清武町大字木原1112番地 コ

マツ電子金属株式会社宮崎工場内

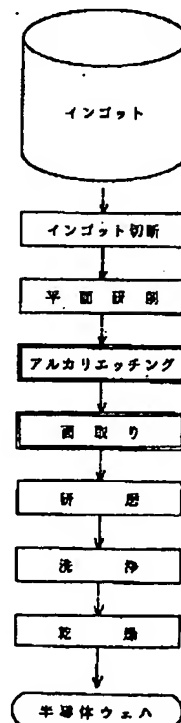
(74) 代理人 弁理士 衛藤 彰

(54) 【発明の名称】 半導体ウェハの製造方法

(57) 【要約】

【目的】 平面研削されたウェハの研磨時間を短くして、半導体ウェハを効率よく製造することができる半導体ウェハの製造方法を提供する。

【解決手段】 インゴットをスライスしてウェハを得る。スライスされたウェハの両切断面を平面研削する。平面研削されたウェハをアルカリ溶液によりエッチングする。アルカリエッチングされたウェハの周縁部を面取りする。面取りされたウェハを両面研磨して鏡面加工する。両面研磨されたウェハを洗浄し、その表面（ひょう面）に付着したパーティクル等を除去する。洗浄されたウェハを乾燥し、半導体ウェハを得る。



【特許請求の範囲】

【請求項1】 次の工程からなることを特徴とする半導体ウェハの製造方法。

(1) インゴットをスライスしてウェハを得るインゴット切断工程。

(2) スライスされたウェハの表面(おもて面)または表裏両面を平面研削する平面研削工程。

(3) 平面研削されたウェハをアルカリ溶液によりエッチングするアルカリエッチング工程。

(4) アルカリエッチングされたウェハの周縁部を面取りする面取り工程。

(5) 面取りされたウェハの表面(おもて面)または表裏両面を研磨する研磨工程。

【請求項2】 次の工程からなることを特徴とする半導体ウェハの製造方法。

(1) インゴットをスライスしてウェハを得るインゴット切断工程。

(2) スライスされたウェハの周縁部を粗面取りする粗面取り工程。

(3) 粗面取りされたウェハの表面(おもて面)または表裏両面を平面研削する平面研削工程。

(4) 平面研削されたウェハをアルカリ溶液によりエッチングするアルカリエッチング工程。

(5) アルカリエッチングされたウェハの周縁部を仕上げ面取りする仕上げ面取り工程。

(6) 仕上げ面取りされたウェハの表面(おもて面)または表裏両面を研磨する研磨工程。

【請求項3】 次の工程からなることを特徴とする半導体ウェハの製造方法。

(1) インゴットをスライスしてウェハを得るインゴット切断工程。

(2) スライスされたウェハの表裏両面を平面研削する平面研削工程。

(3) 平面研削されたウェハをアルカリ溶液によりエッチングするアルカリエッチング工程。

(4) アルカリエッチングされたウェハの周縁部を面取りする面取り工程。

(5) 面取りされたウェハの表裏両面を同時に研磨する両面研磨工程。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、表面(おもて面)または表裏両面を平面研削した後に研磨して得られる半導体ウェハの製造方法に関するものである。

【0002】

【従来の技術】 従来、表面を平面研削した後に鏡面研磨して製造される半導体ウェハは、図4に示すように次のような工程で得られる。

(1) シリコン単結晶のインゴットを内周刃でスライスしてウェハ5を得る〔図5(a)参照〕。

(2) スライスされたウェハ5の周縁部51の割れカケを防止するために、この周縁部51を面取りする〔図5(b)参照〕。

(3) 面取りされたウェハの表面(おもて面)52および裏面53を平面研削して厚みを揃える〔図5(c)参照〕。

(4) 平面研削されたウェハ5の表面(おもて面)52または表裏両面52、53を研磨して鏡面加工する〔図5(d)参照〕。この際、平面研削により発生した加工歪54を除去する。〔図5(c)参照〕

(5) 鏡面加工した後に薬液で洗浄し、重金属やパーティクルといった不純物等を取り除く。

【0003】

【発明が解決しようとする課題】 しかしながら、上記した従来の製造方法では、平面研削により発生した加工歪の深さは2~10 μ m程度であるため、平面研削されたウェハを10 μ m以上は研磨する必要がある、研磨工程に時間がかかり過ぎるという問題点がある。本発明は、上記問題に鑑みなされたもので、平面研削されたウェハの研磨時間を短くして、半導体ウェハを効率よく製造することができる半導体ウェハの製造方法を提供することを目的とするものである。

【0004】

【課題を解決するための手段】 このため本発明では、半導体ウェハの製造方法を、インゴットをスライスしてウェハを得、スライスされたウェハの表面(おもて面)または表裏両面を平面研削し、平面研削されたウェハをアルカリ溶液によりエッチングし、アルカリエッチングされたウェハの周縁部を面取りし、面取りされたウェハの表面(おもて面)または表裏両面を研磨するようにしたものである。

【0005】 また、半導体ウェハの製造方法を、インゴットをスライスしてウェハを得、スライスされたウェハの周縁部を粗面取りし、粗面取りされたウェハの表面(おもて面)または表裏両面を平面研削し、平面研削されたウェハをアルカリ溶液によりエッチングし、アルカリエッチングされたウェハの周縁部を仕上げ面取りし、仕上げ面取りされたウェハの表面(おもて面)または表裏両面を研磨するようにしたものである。

【0006】 さらに、半導体ウェハの製造方法を、インゴットをスライスしてウェハを得、スライスされたウェハの表裏両面を平面研削し、平面研削されたウェハをアルカリ溶液によりエッチングし、アルカリエッチングされたウェハの周縁部を面取りし、面取りされたウェハの表裏両面を同時に研磨するようにしたものである。

【0007】

【発明の実施の形態】 本発明の半導体ウェハの製造方法は、従来、平面研削されたウェハを研磨することにより、鏡面加工すると共に平面研削によって生じた加工歪みの除去をしていたものを、平面研削されたウェハを研

磨する前にアルカリエッチングにより加工歪みの除去を行い、アルカリエッチングされたウェハの周縁部を面取りし、その後に研磨するものである。したがって、本発明の半導体ウェハの製造方法によると、アルカリエッチングにおいて大量のウェハを一度に処理できる上、研磨工程における加工時間を短縮できることから、半導体ウェハの製造工程が大幅に短縮される。

【0008】上記のエッチングにおいてアルカリ溶液を使用する理由としては、混酸などを使用した酸エッチングはアルカリエッチングに比し平坦度を崩すことが知られており、平面研削で得られた平坦度を維持してエッチングした後に研磨することを目的としてアルカリエッチングされる。

【0009】本発明の製造方法においてアルカリエッチングに使用されるエッチング液としては、従来から半導体ウェハのエッチングに使用されているアルカリ溶液は全般的に適用できるが、特に平坦度を維持する見地から水酸化カリウム、水酸化ナトリウム、アンモニア、アミン等が好適である。

【0010】また、アルカリエッチングにおいては、平坦度が崩れにくいものの、結晶軸方向の選択エッチングによりエッチング表面にエッチピットが生じる。ウェハの表面（おもて面）または表裏両面のエッチピットは研磨することにより除去されるが、周縁部のエッチピットは研磨では除去されない。このため、研磨する前に面取りを行い、ウェハ周縁部のエッチピットを除去する必要がある。

【0011】

【実施例】以下、本発明の各実施例を図面に基づいて説明する。

実施例1

図1は実施例1の半導体ウェハの製造方法を示す工程図、図2は実施例1の製造方法により製造された半導体ウェハの側断面図である。

【0012】実施例1の半導体ウェハの製造方法は、図1に示すように次の各工程からなる。

(1) インゴットをスライスしてウェハ1を得る〔図2(a)参照〕。

(2) スライスされたウェハ1を、研削用のチャック（図示せず）により保持して両切断面を平面研削し、厚みを揃える。この平面研削されたウェハ1の表面（おもて面）1aおよび裏面1bには加工歪み2が生じる〔図2(b)参照〕。

(3) 平面研削されたウェハ1をアルカリ溶液によりエッチングする。これにより、平面研削で生じた加工歪み2は除去されるが、アルカリエッチングによるエッチピット3がウェハ1の表面（ひょう面）全体に生じる〔図2(c)参照〕。

(4) アルカリエッチングされたウェハ1の周縁部1cを面取りすることにより、周縁部1cのエッチピット3

を除去する〔図2(d)参照〕。

(5) 面取りされたウェハ1を両面研磨して鏡面加工すると共に、ウェハ1の表面（おもて面）1aおよび裏面1bのエッチピット3を除去する〔図2(e)参照〕。

(6) 両面研磨されたウェハ1を洗浄し、その表面（ひょう面）に付着したパーティクル等を除去する。

(7) 洗浄されたウェハ1を乾燥し、半導体ウェハを得る。

【0013】従来技術の製造方法においては、その研磨における片面の取代は10 μ m以上であり、本実施例1の製造方法における片面の取代は5 μ m程度でよい。したがって、その研磨工程に要する時間は従来の2分の1程度であるのに加え、エッチングにおいては数十枚単位で処理するので、従来技術の製造方法に比べ大幅な効率アップをはかれる。

【0014】尚、本実施例1の両面研磨の方法としては、片面ずつ研磨して表裏両面を研磨する方法、または両面研磨機により表裏両面を同時に研磨する方法、どちらの方法でも任意である。

【0015】また、表裏両面の研磨に限られるものではなく、製品の要求度により表面（おもて面）片面だけの研磨でもよい。

【0016】実施例2

図3は実施例2の半導体ウェハの製造方法を示す工程図である。上記実施例1では、インゴットをスライスして得られたウェハを直接平面研削していたが、この場合平面研削によりウェハの周縁部に僅かなチップングやカケなどが生じることがある。これらのチップングやカケはエッチングの後の面取りによりその殆どを除去できるため、製品としての大きな問題はない。

【0017】しかしながら、デバイス工程からの要求等により、さらに高品質の半導体ウェハを製造するためには、図3に示すように平面研削をする前にウェハの周縁部を粗面取りし、その後に上記実施例と同様にアルカリエッチングを行い、エッチングにより生じたエッチピットを除去するための仕上げ面取りをする。

【0018】

【発明の効果】本発明では以上のように構成したので、研磨工程における加工時間を短縮し、効率よく半導体を製造することができるという優れた効果がある。

【図面の簡単な説明】

【図1】実施例1の半導体ウェハの製造方法を示す工程図である。

【図2】実施例1の製造方法により製造された半導体ウェハの側断面図である。

【図3】実施例2の半導体ウェハの製造方法を示す工程図である。

【図4】従来技術の半導体ウェハの製造方法を示す工程図である。

【図5】従来技術の製造方法により製造された半導体ウ

エハの側断面図である。

【符号の説明】

1……ウェハ

1 a……表面（おもて面）

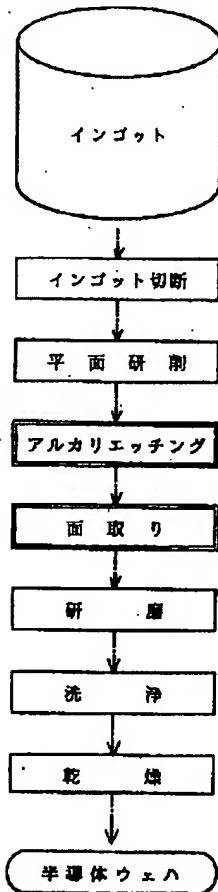
* 1 b……裏面

2……加工歪み

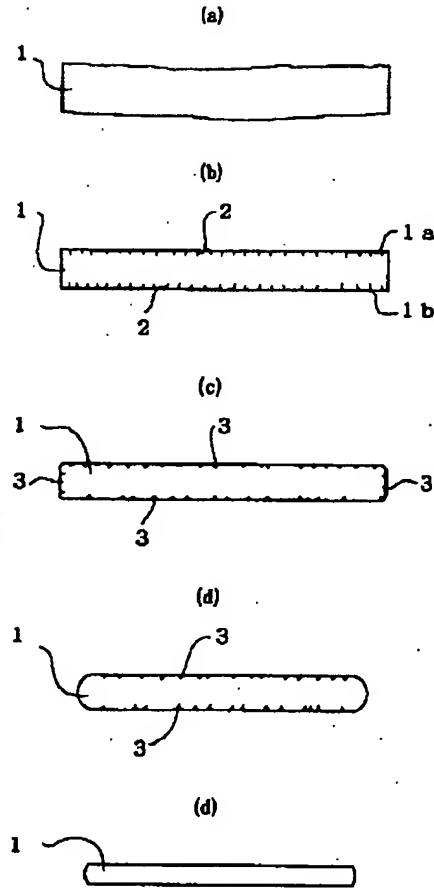
3……エッチピット

*

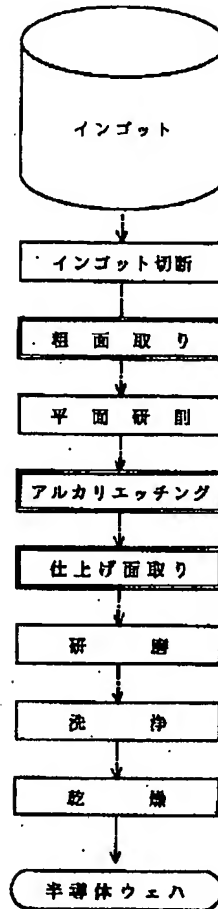
【図 1】



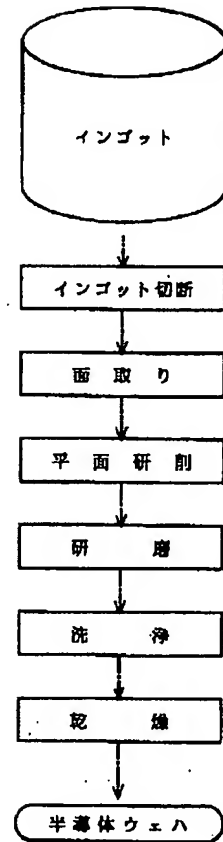
【図 2】



【図 3】



【図 4】



【図 5】

